



13

APPL-NO: JP359141233A
DOCUMENT-IDENTIFIER: JP 59141233 A
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE
PUBN-DATE: August 13, 1984

INVENTOR-INFORMATION:

NAME
KOTANI, TOSHIYUKI

ASSIGNEE-INFORMATION:

NAME COUNTRY
NEC CORP N/A

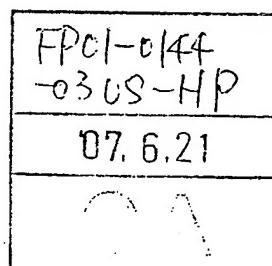
APPL-NO: JP58015642
APPL-DATE: February 2, 1983
INT-CL (IPC): H01L021/302
US-CL-CURRENT: 257/E21.214, 438/714, 438/FOR.117

ABSTRACT:

PURPOSE: To eliminate a source of transposition while reducing the width of etching by means of selective etching and utilization of laser beams.

CONSTITUTION: A silicon substrate 4 placed on a quartz-made base 5 is inserted into a quartz-made reaction tube 3. 11/min of hydrochloric anhydride and 401/min of hydrogen as carrier gas are introduced from a gas introducing channel 6 and laser beams from a laser emitter 1 irradiates the semiconductor device 4 through a focussing lens 2. At this time, if the laser beams are focussed on the surface of said semiconductor device 4, a hole perforated by melting and evaporating the silicon of said device 4 may become a source of transposition easily. Therefore, the energy concentration of the laser beams is controlled either by separating the focus from the substrate 4 or by focussing on a position inside the substrate 4 so as to heat the irradiated part only without melting and evaporating silicon making hydrochloric acid in the atmosphere and silicon react to each other for etching process. Through these procedures, an etching without lateral extension may be performed since the source of transposition at groove sides is eliminated and the etching can be limited to the part only irradiated by the laser beam.

COPYRIGHT: (C)1984, JPO&Japio



⑯ 日本国特許庁 (JP) ⑮ 特許出願公開
⑰ 公開特許公報 (A) 昭59-141233

⑪Int. Cl.³
H 01 L 21/302

識別記号

府内整理番号
H 8223-5F

⑯公開 昭和59年(1984)8月13日

発明の数 1
審査請求 未請求

(全2頁)

④半導体装置の製造方法

②特 願 昭58-15642

②出 願 昭58(1983)2月2日

②發 明 者 小谷俊幸

東京都港区芝五丁目33番1号日
本電気株式会社内

⑦出 願 人 日本電気株式会社

東京都港区芝5丁目33番1号

⑧代 理 人 弁理士 内原晋

明細書

発明の名称

半導体装置の製造方法

特許請求の範囲

半導体基体を選択的にエッチングする方法において、半導体物質が高温度で化学反応する腐食性ガス雰囲気中で、前記半導体基体にレーザービームを照射することによりエッチングすることを特徴とする半導体装置の製造方法。

発明の詳細な説明

本発明は半導体装置の製造方法に関し、特に半導体基体の選択的エッチング方法に関するものである。

半導体装置を製造するために、能動領域を分離する必要があり、一般的には能動領域と反対の導電型の不純物を拡散して電子の分離を行っている。すなわち、PN接合分離方法である。しかし、こ

の方法では、接合容量等の問題で電子の電気的応答速度が遅くなったり、耐圧が低くなることが起る。

そこで、誘電体によって電子を分離すれば、前記問題点が克服することができる。一般的に誘電体分離は選択酸化や能動領域をエッティングすることにより行われている。しかし、選択酸化の場合、耐酸化マスクと酸化物の間に応力がかかり、しばしば転位が導入されるという欠点を有す。又、能動領域をエッティング分離する場合は、エッティングが横方向にも行なわれるため、その巾が拡がり、電子の占有面積が大きくなるという欠点を有す。

本発明は転位が発生せずしかもエッティング巾が縮少された方法を提供するものである。

本発明は選択的エッティングにレーザービームを用いることを特徴とするもので、以下、本発明を図面を用いて詳細に説明する。

第1図は本発明の一実施例を説明する図である。シリコン半導体基体4を石英の載物台5上に置き、載物台5を石英の反応管3に入れる。ガス導入路

6から無水塩酸を1ℓ/分、キャリヤーガスとして水素40ℓ/分導入する。レーザー発生装置1からレーザー光を集光レンズ2を通じてシリコン半導体装置4に照射する。本実施例の場合、レーザー発生装置はNd:YAGレーザー(波長1.06μm, 5W)を用いて集光レンズ2でシリコン半導体装置4の表面より焦点を100μmずらすことによりレーザーパルスのエネルギー密度を調節した。ここで、レーザー光の焦点をシリコン半導体装置4の表面に合せれば、シリコン半導体装置4のシリコンが融解、蒸発することによる穿孔は容易に転位発生源となる。従って、焦点を基板4からはなす、又は基板4内部にすることによりレーザービームのエネルギー密度を調節して、シリコンの融解・蒸発せずに照射部分のみを高温度にし、雰囲気中の塩酸とシリコンの反応を行わしめ、エッティングする。レーザー光を10mm/secの速度で掃引することにより、深さ3μm, 幅47μmの溝が形成できた。これにより、溝の側面に転位発生源がなく、かつレーザー光の照射部のみエッティングすること

- 3 -

ができるため横方向に広がりがないエッティングができる。

本発明の応用範囲は広く、シリコンだけでなくガリウムヒ素半導体装置等にも適用できる。又、レーザー光を掃引せず一点のみ照射し統ければ、半導体装置に穿孔することができ前記穿孔にて半導体装置の能動領域から前記能動領域の反対側に電極を取り出すことも可能である。

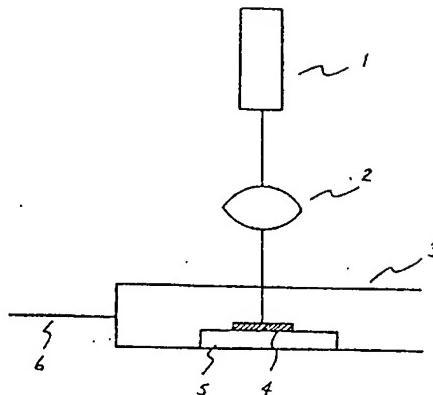
図面の簡単な説明

第1図は本発明の一実施例によるエッティング方法で用いられる装置を示す図である。

1 …… レーザー発生装置、2 …… 収光レンズ、
3 …… 石英反応管、4 …… シリコン半導体装置、
5 …… 石英載物台、6 …… ガス導入路。

代理人 井理士 内原晋


- 4 -



第1図